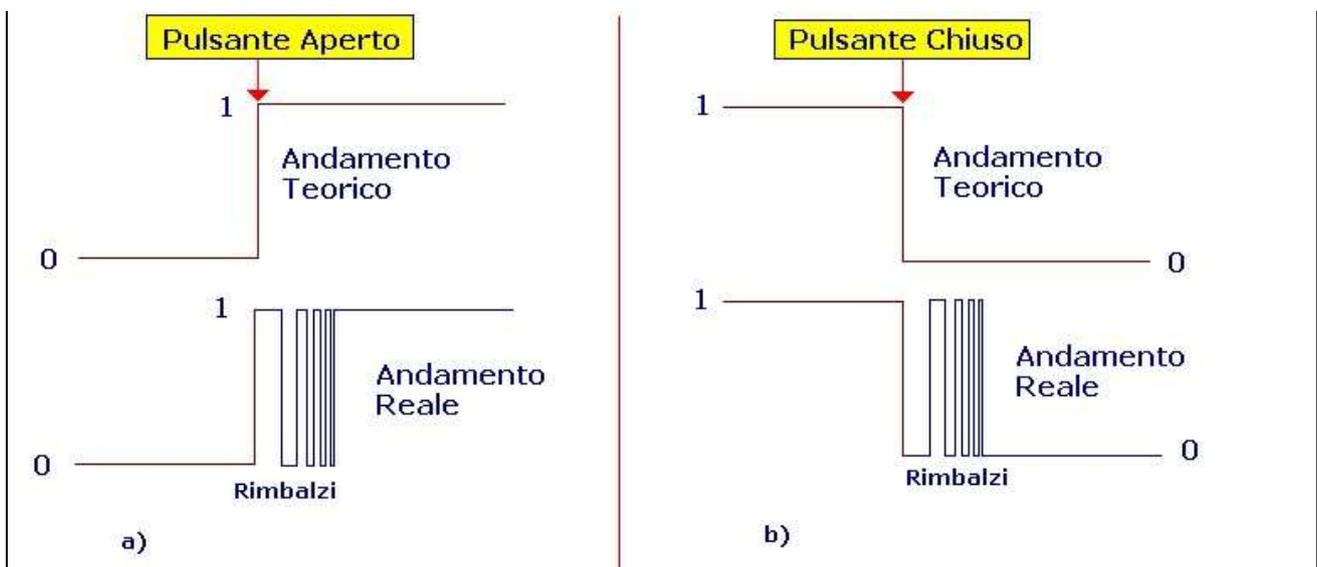


Circuito “Antirimbalzo”

Quando un pulsante , un interruttore o un deviatore elettro-meccanico N.A. viene premuto per chiudere un circuito non si passa mai “istantaneamente” dallo stato di circuito aperto a quello di circuito chiuso; il contatto elettromeccanico, infatti si chiude e si apre per un tempo di alcuni millisecondi fino a che il contatto assume la nuova posizione meccanica corrispondente alla situazione di “pulsante premuto” (nel caso si utilizzi un pulsante) ciò è dovuto al fatto che si deve assestare l’energia elastica nelle molle di richiamo del contatto, questo problema dovuto alla meccanica del pulsante (dell’interruttore o deviatore) produce un numero imprecisati di rimbalzi detti anche falsi contatti.



Questo comportamento non provocano alcun problema se il pulsante o l’interruttore viene utilizzato per accendere una lampada, per avviare un motore elettrico, ecc. mentre produce “seri problemi” se viene utilizzato con circuiti elettronici. La situazione più grave è quella che si verifica se si dovesse utilizzare un contatto elettromeccanico per fornire un segnale di clock ad un circuito logico sequenziale; ogni volta che premo il contatto, al circuito sequenziale potrebbero giungere numerosi impulsi di clock , il numero dipende sia dal tipo di interruttore che sto usando sia dal modo con cui esercito la pressione esso. Diventa necessario eliminare questi rimbalzi per fare in modo che se premo un volta un pulsante al circuito giunga solamente un impulso indipendentemente dal tipo di pulsante, interruttore o deviatore che sto usando e dal modo con cui lo premo , a tal fine si utilizzano circuiti anti-rimbalzo che vengono suddivisi in due tipi:

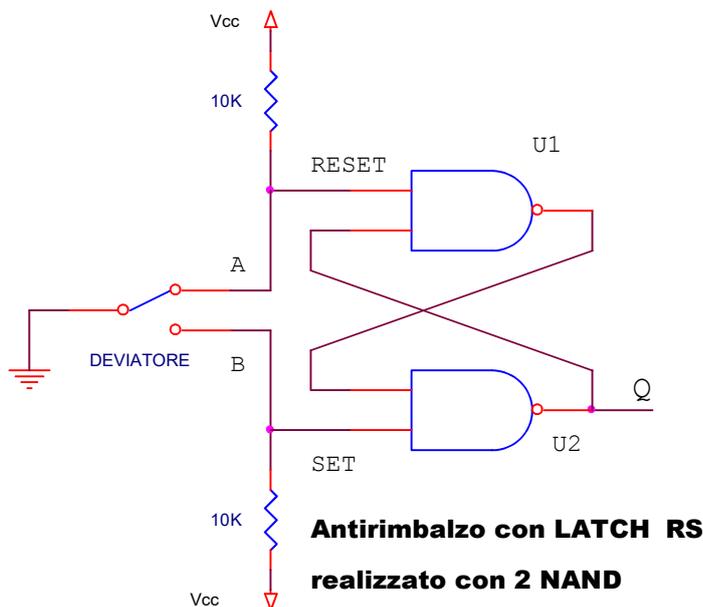
- Antirimbalzo con ritardo
- Antirimbalzo senza ritardo

I primi vengono usati con pulsanti NA o NC e utilizzano un filtro RC passa basso con costante di tempo da 1 a 10ms. che di fatto rende inerte l’elettronica alle rapide variazioni del rimbalzo.

I secondi utilizzano un deviatore collegato a due porte logiche che vengono montate come Latch RS.

Antirimbalo con deviatore senza ritardo

Nella prova di laboratorio che ci accingiamo a svolgere dobbiamo realizzare un circuito antirimbalo utilizzando delle porte nand, l'integrato che utilizzeremo è un 74ls00 , ma prima spieghiamo il funzionamento :

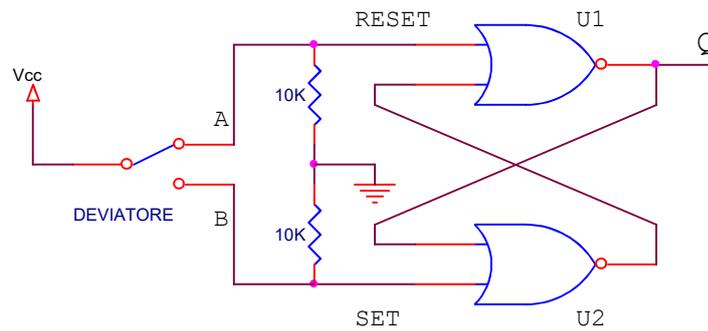


A riposo il deviatore si trova in posizione A; l'uscita della NAND U1 si trova a livello "alto" 1 di conseguenza l'uscita della NAND U2 si trova a livello "basso" 0. Portando il deviatore dalla posizione A alla posizione B nel breve intervallo di tempo in cui il deviatore lascia A aperto, ma non ha ancora chiuso B nulla cambia nello stato elettrico delle uscite di U1 e di U2. Quando il deviatore chiude il contatto in posizione B, l'uscita della NAND U2 passa a livello "alto" 1 e di conseguenza l'uscita della NAND U1 passa a livello "basso" 0.

In questo circuito l'eliminazione dei "rimbalzi" viene svolta dalla funzione di "latch" che ha il circuito (latch RS con ingressi attivi a livello basso) infatti è la prima chiusura verso massa del contatto B che provoca la commutazione dell'uscita Q, le successive chiusure dovute ai rimbalzi non hanno alcun effetto. Solo riportando il deviatore dalla posizione B alla posizione A l'uscita Q commuta portandosi nuovamente a livello "basso" 0.

Per verificare il funzionamento basterà prima collegare un diodo led con opportuna resistenza R_d in serie, su Q per verificare il funzionamento e i livelli logici, successivamente con l'oscilloscopio fare le opportune misure.

Lo stesso circuito può essere realizzato utilizzando delle porte Nor



Antirimbalzo con LATCH RS realizzato con 2 NOR

A riposo il deviatore si trova in posizione A; l'uscita della NOR U1 si trova a livello "basso" 0 di conseguenza l'uscita della NOR U2 si trova a livello "alto" 1. Portando il deviatore dalla posizione A alla posizione B nel breve intervallo di tempo in cui SW4 lascia A aperto ma non ha ancora chiuso B nulla cambia nello stato elettrico delle uscite di U1 e di U2. Quando il deviatore chiude il contatto in posizione B, l'uscita della NOR U2 passa a livello "basso" 0 e di conseguenza l'uscita della NOR U1 passa a livello "alto" 1.

Anche in questo circuito l'eliminazione dei "rimbalzi" viene svolta dalla funzione di "latch" (latch RS con ingressi attivi a livello alto).